

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年10月7日 (07.10.2004)

PCT

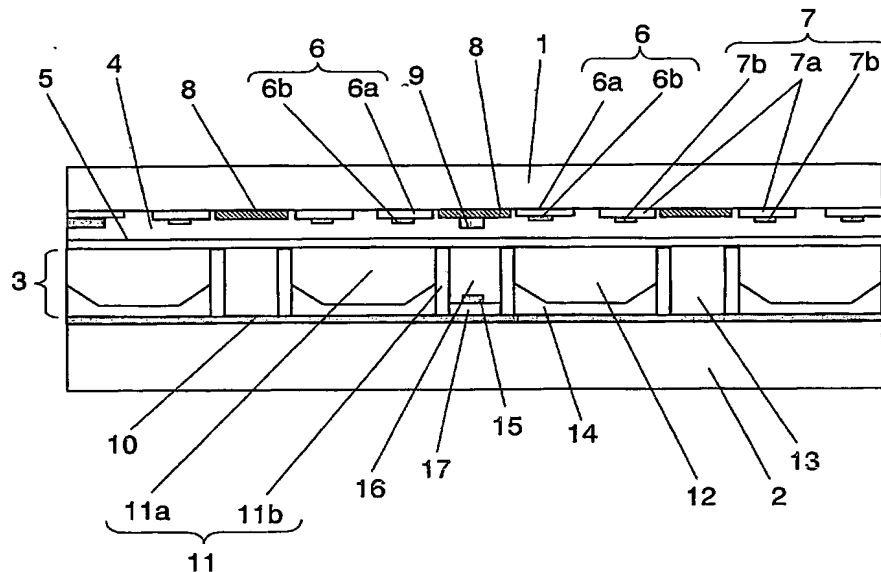
(10) 国際公開番号
WO 2004/086446 A1

- (51) 国際特許分類⁷: H01J 11/00, 9/02
- (21) 国際出願番号: PCT/JP2004/004141
- (22) 国際出願日: 2004年3月25日 (25.03.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-088460 2003年3月27日 (27.03.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 橘 弘之 (TACHIBANA, Hiroyuki). 小杉 直貴 (KOSUGI, Naoki). 西尾 剛 (NISHIO, Tsuyoshi). 西村 征起 (NISHIMURA, Masaki).
- (74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1006番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

[続葉有]

(54) Title: PLASMA DISPLAY PANEL

(54) 発明の名称: プラズマディスプレイパネル



(57) Abstract: A plasma display panel in which address characteristics can be stabilized. A front substrate (1) and a back substrate (2) are disposed oppositely to form a discharge space (3) which is then sectioned by a partition wall (11) to form a priming discharge cell (16) and a main discharge cell (12). Since a priming electrode (15) is formed on a dielectric layer (17) in the priming discharge cell (16), insulation is ensured between a data electrode (10) and the priming electrode (15) and priming discharge can be generated surely before main discharge.

(57) 要約: アドレス特性を安定化させることができるプラズマディスプレイパネルである。前面基板 (1) と背面基板 (2) を対向配置し、放電空間 (3) を形成するとともに、放電空間 (3) を

[続葉有]



NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

隔壁 (11) で区画し、プライミング放電セル (16) と主放電セル (12) を形成し、プライミング放電セル (16) には誘電体層 (17) の上にプライミング電極 (15) を形成しているため、データ電極 (10) とプライミング電極 (15) の絶縁性を確保し、さらに主放電の前に確実にプライミング放電を発生させることができる。

明 細 書

プラズマディスプレイパネル

5 技術分野

本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイパネルおよびその製造方法に関する。

背景技術

- 10 AC型として代表的な交流面放電型プラズマディスプレイパネル（以下、PDPと呼ぶ）は、面放電を行う走査電極および維持電極を配列して形成したガラス基板からなる前面板と、データ電極を配列して形成したガラス基板からなる背面板とを、両電極がマトリックスを組むように、
- 15 をガラスフリットなどの封着材によって封着することにより構成されている。そして、基板間には、隔壁によって区画された放電セルが設けられ、この隔壁間のセル空間に蛍光体層が形成された構成である。このような構成のPDPにおいては、ガス放電により紫外線を発生させ、この紫外線でR、G、Bの各色の蛍光体を励起して発光させることによりカラー表示を行っている（特開2001-195990号公報参照）。
- 20

- このPDPは、1フィールド期間を複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって駆動し階調表示を行う。各サブフィールドは初期化期間、アドレス期間および維持期間からなる。画像データを表示するためには、初期化期間、アドレス期間および維持
- 25 期間でそれぞれ異なる信号波形を各電極に印加している。

初期化期間には、例えば、正極性のパルス電圧をすべての走査電極に印加し、走査電極および維持電極を覆う誘電体層上の保護膜および蛍光体層上に必要な壁電荷を蓄積する。

アドレス期間では、すべての走査電極に、順次負極性の走査パルス
5 印加することにより走査し、表示データがある場合、走査電極を走査している間に、データ電極に正極性のデータパルス印加すると、走査電極とデータ電極との間で放電が起こり、走査電極上の保護膜の表面に壁電荷が形成される。

続く維持期間では、一定の期間、走査電極と維持電極との間に放電を
10 維持するのに十分な電圧を印加する。これにより、走査電極と維持電極との間に放電プラズマが生成され、一定の期間、蛍光体層を励起発光させる。アドレス期間においてデータパルスが印加されなかった放電空間では、放電は発生せず蛍光体層の励起発光は起こらない。

このようなPDPでは、アドレス期間の放電に大きな放電遅れが発生
15 し、アドレス動作が不安定になる、あるいはアドレス動作を完全に行うためにアドレス時間を長く設定しアドレス期間に費やす時間が大きくなりすぎるといった問題があった。これら問題を解決するために、前面板に補助放電電極を設け前面板側の面内補助放電によって生じたプライミング放電によって放電遅れを小さくするPDPとその駆動方法が提案さ
20 れている（特開2002-297091号公報参照）。

しかしながら、これらPDPにおいて、高精細化してライン数が増えたときには、さらにアドレス時間に費やす時間が長くなり、維持期間に費やす時間を減らさなければならず、高精細化したときに輝度の確保が難しいという問題が生じる。さらに、高輝度・高効率化を達成するため
25 に、キセノン（Xe）分圧を上げた場合においても放電開始電圧が上昇

し、放電遅れが大きくなりアドレス特性が悪化してしまうという問題があった。また、アドレス特性はプロセスの影響も大きいため、アドレス時の放電遅れを小さくしてアドレス時間を短くすることが求められている。

- 5 このような要求に対し、従来の前面板面内でプライミング放電を行う PDP は、アドレス時の放電遅れを十分に短縮できない、あるいは補助放電の動作マージンが小さい、誤放電を誘発して動作が不安定であるなどの課題があった。また、補助放電が前面板の面内で行われるために隣接する放電セルへプライミングに必要な粒子以上のプライミング粒子が
- 10 供給されてクロストークを生じるなどの課題があった。

本発明は、上述した課題に鑑みなされたものであり、前面板と背面板との間でプライミング放電を行い、プライミング放電を安定して発生させることで、高精細化した場合でもアドレス特性が安定した PDP およびその製造方法を提供することを目的とする。

15

発明の開示

- このような目的を達成するために、本発明の PDP は、第 1 の基板上に互いに平行となるように配置した第 1 電極および第 2 電極と、第 1 の基板に放電空間を挟んで対向配置される第 2 の基板上に前記第 1 電極お
- 20 よび第 2 電極と直交する方向に配置した第 3 電極と、第 2 の基板上に第 1 電極および第 2 電極と平行に配置した第 4 電極と、第 2 の基板上に隔壁により区画し形成された第 1 放電空間と第 2 放電空間とを有し、第 1 放電空間に第 1 電極、第 2 電極および第 3 電極とで放電を行う主放電セルを形成するとともに、第 2 放電空間に第 1 電極および第 2 電極の少な
- 25 くとも一方と第 4 電極とで放電を行うプライミング放電セルを形成し、

第 2 放電空間において、第 4 電極は誘電体層上に形成されるとともに第 3 電極よりも第 1 電極および第 2 電極に近づいて配置されている。

この構成によれば、第 2 放電空間では第 4 電極が誘電体層上に形成されている、すなわち第 3 電極と第 4 電極とが誘電体層を介して絶縁されているために両電極間の絶縁耐圧が確保できる。さらにその誘電体層によってプライミング放電を行う第 2 放電空間での放電距離が主放電を第 1 放電空間における放電距離よりも小さくなるため、第 2 放電空間でのプライミング放電を第 1 放電空間での主放電のアドレス放電の前に確実に行うことができる。その結果、アドレス特性に優れた PDP を実現することが可能となる。

図面の簡単な説明

図 1 は、本発明の実施の形態 1 における PDP を示す断面図である。

図 2 は、同 PDP の表面基板側の電極配列を模式的に示す平面図である。

図 3 は、同 PDP の背面基板側を模式的に示す斜視図である。

図 4 は、同 PDP を駆動するための駆動波形の一例を示す波形図である。

図 5 は、本発明の実施の形態 2 における PDP を示す断面図である。

図 6 は、同 PDP の背面基板側を模式的に示す斜視図である。

図 7 は、本発明の実施の形態 3 における PDP の背面基板の製造プロセスフロー図である。

図 8 は、本発明の実施の形態 3 における誘電体とプライミング電極の充填塗布装置の概要図である。

図 9 は、本発明の実施の形態 3 における製造方法により製造された PDP の要部拡大断面図である。

発明を実施するための最良の形態

- 5 以下、本発明の一実施の形態による PDP について、図面を用いて説明する。

(実施の形態 1)

- 図 1 は本発明の実施の形態 1 における PDP を示す断面図、図 2 は第 1 の基板である前面基板側の電極配列を模式的に示す平面図、図 3 は第 10 2 の基板である背面基板側を模式的に示す斜視図である。

- 図 1 に示すように、第 1 の基板であるガラス製の前面基板 1 と、第 2 の基板であるガラス製の背面基板 2 とが放電空間 3 を挟んで対向して配置され、その放電空間 3 には放電によって紫外線を放射するガスとして、ネオンおよびキセノン (Xe) などが封入されている。前面基板 1 上には、15 前面誘電体層 4 および保護膜 5 で覆われ、かつ、第 1 電極である走査電極 6 と第 2 電極である維持電極 7 とで対をなす帯状の電極群が互いに平行となるように配置されている。この走査電極 6 および維持電極 7 は、それぞれ透明電極 6a、7a と、この透明電極 6a、7a 上に重なるように形成されかつ導電性を高めるための銀などからなる金属母線 20 6b、7b とから構成されている。また、図 1、図 2 に示すように、走査電極 6 と維持電極 7 とは、走査電極 6 - 走査電極 6 - 維持電極 7 - 維持電極 7 ・ ・ ・ となるように 2 本ずつ交互に配列され、隣り合う 2 つの維持電極 7 の間と走査電極 6 の間には発光時のコントラストを高めるための光吸収層 8 が設けられている。走査電極 6 同士が隣り合う光吸収層

8 上には補助電極 9 が設けられており、その補助電極 9 は PDP の非表示部（端部）で隣り合う走査電極 6 のうちの 1 つと接続されている。

また、図 1、図 3 に示すように、背面基板 2 上には、走査電極 6 および維持電極 7 と直交する方向に、第 3 電極である複数の帯状のデータ電極 10 が互いに平行となるように配置されている。また、背面基板 2 上には、走査電極 6 および維持電極 7 とデータ電極 10 とで形成される複数の放電セルを区画するための隔壁 11 が形成されている。隔壁 11 は、前面基板 1 に設けられた走査電極 6 および維持電極 7 と直交する方向、すなわちデータ電極 10 と平行な方向に延びる縦壁部 11a と、この縦壁部 11a に交差するように設けて第 1 の放電空間である主放電セル 12 を形成し、かつ主放電セル 12 の間に隙間部 13 を形成する横壁部 11b とで構成されている。主放電セル 12 には蛍光体層 14 が設けられ放電セルが形成されている。

また、図 3 に示すように、背面基板 2 の隙間部 13 はデータ電極 10 と直交する方向に連続的に形成され、走査電極 6 同士が隣り合う部分に対応する隙間部 13 にのみ、前面基板 1 と背面基板 2 間で放電を生じさせるための第 4 電極であるプライミング電極 15 がデータ電極 10 と直交する方向に形成され、第 2 の放電空間であるプライミング放電セル 16 を形成している。プライミング放電セル 16 では、データ電極 10 が誘電体層 17 に覆われ、プライミング電極 15 がその誘電体層 17 上に形成されている。したがって、プライミング電極 15 はデータ電極 10 よりも前面基板 1 の保護膜 5 に近い位置に設けられており、主放電セル 12 の前面基板 1 とデータ電極 10 間の放電距離よりも、誘電体層 17 の厚み分だけ放電距離が短くなるように構成されている。

次に、PDPに画像データを表示させる方法について説明する。PDPを駆動する方法として、1フィールド期間を2進法に基づいた発光期間の重みを持った複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって階調表示を行っている。各サブフィールドは初期化期間、アドレス期間および維持期間からなる。図4は、本発明におけるPDPを駆動するための駆動波形の一例を示す波形図である。

まず、初期化期間において、プライミング電極 P_r （図1のプライミング電極15）が形成されたプライミング放電セル（図1のプライミング放電セル16）では、正のパルス電圧をすべての走査電極 Y （図1の走査電極6）に印加し、補助電極（図1の補助電極9）とプライミング電極 P_r との間で初期化が行われる。次のアドレス期間においては、プライミング電極 P_r には正の電位が常に印加される。このため、プライミング放電セルにおいては、走査電極 Y_n に走査パルス SP_n が印加されたときに、プライミング電極 P_r と補助電極との間でプライミング放電が発生し、主放電セル（図1の主放電セル12）にプライミング粒子が供給される。次に、 $n+1$ 番目の主放電セルの走査電極 Y_{n+1} に走査パルス SP_{n+1} が印加されるが、このときには直前にプライミング放電が起こっているために、プライミング粒子が既に供給されているため次のアドレス時の放電遅れを小さくできる。なお、ここでは、ある1フィールドの駆動シーケンスのみの説明を行ったが、他のサブフィールドにおける動作原理も同様である。図4に示す駆動波形において、アドレス期間にプライミング電極 P_r に正の電圧を印加することによって、上述した動作をより確実に起こすことができる。なお、アドレス期間のプライミング電極 P_r の印加電圧は、データ電極 D に印加するデータ電圧値よりも大きな値に設定するのが望ましい。

このように、本実施の形態では、プライミング放電セル 16 において
プライミング電極 15 が誘電体層 17 上に形成されているため、データ
電極 10 とプライミング電極 15 間の絶縁耐圧を誘電体層 17 で確保す
ることができ、プライミング放電とアドレス放電が安定してできる。ま
5 た、このプライミング放電セル 16 に設けた誘電体層 17 によって、主
放電セル 12 の放電空間の高さよりも、プライミング放電セル 16 の放
電空間の高さを小さくしている。そのため、補助電極 9 と接続された走
査電極 6 に対応する主放電セル 12 におけるプライミング放電が、当該
主放電セル 12 でのアドレス放電の前に確実に安定して発生させること
10 ができ、当該主放電セル 12 での放電遅れを小さくすることができるも
のである。

また、本実施の形態では、プライミング放電セル 16 に単独に誘電体
層 17 を設けているため、誘電体層 17 の材料物性値や寸法値が自由に
設定できる。そのため、主放電動作とプライミング放電動作との安定化
15 と絶縁耐圧特性の両方を満たす設計および製造が容易に実現できるもの
である。

(実施の形態 2)

図 5 は本発明の実施の形態 2 における PDP を示す断面図、図 6 は第
2 の基板である背面基板側を模式的に示す斜視図である。

20 図 5、図 6 に示すように実施の形態 2 の基本構成は図 1 に示す実施の
形態 1 と同様であり、同一構成要素について同一符号を付している。実
施の形態 2 は背面基板 2 の構成が異なっている。すなわち、実施の形態
2 では、背面基板 2 にデータ電極 10 を設け、当該データ電極 10 が下
地誘電体層 18 によって覆われている。隔壁 11 はその下地誘電体層 1
25 8 上に形成され、さらに隔壁 11 によって仕切られたプライミング放電

セル 1 6 と主放電セル 1 2 が形成されている。したがって、プライミング放電セル 1 6 においては、下地誘電体層 1 8 上にさらに誘電体層 1 7 が形成され、その誘電体層 1 7 上にプライミング電極 1 5 が形成されている。

- 5 このように下地誘電体層 1 8 を設けることによって、下地誘電体層 1 8 から反射効果を増大させて輝度を上げることや、蛍光体層 1 4 とデータ電極 1 0 との反応を抑制して耐久性を向上させることができるなどの効果がある。実施の形態 2 では、実施の形態 1 で述べた効果に加え、さらに、データ電極 1 0 とプライミング電極 1 5 との絶縁耐圧を確実に確保
- 10 保することができるとともに、プライミング放電セル 1 6 の放電空間の高さをより小さくすることが可能となる。したがって、プライミング放電を確実に安定的に発生させることができ、高精細な PDP に好適な放電遅れの小さい構成を実現できるものである。

- なお、図 3 および図 6 に示すように、実施の形態 1 と実施の形態 2 に
- 15 おいては、プライミング放電セル 1 6 および隙間部 1 3 が隔壁 1 1 の 2 つの横壁部 1 1 b によってのみ形成された長方形空間となっているが、主放電セル 1 2 と同様に縦壁部 1 1 a が設けられていても良い。

 （実施の形態 3）

- 図 7 は本発明の実施の形態 3 における PDP の背面基板の製造プロセスフロー図である。また、図 8 は誘電体層とプライミング電極を形成する充填塗布装置の概要図である。
- 20

 図 7 に示すように、ステップ 1 で背面基板 2 である背面ガラス基板を準備し、

- ステップ 2 でデータ電極 1 0 を形成する。データ電極 1 0 は焼成固化工
- 25 程も含んでいる。次にステップ 3 で隔壁 1 1 を構成する、例えば感光性

の隔壁材料を塗布し乾燥する。その後、ステップ4で、フォトリソグラフィなどを用いて、主放電セル12の空間やプライミング放電セル16の空間および隙間部13の空間を構成する縦壁部11aや横壁部11bのパターンを形成する。ここで、隔壁11はまだ焼成固化されていない状態である。

次に、パターニングされた隔壁11によって仕切られた空間のうち、プライミング放電セル16に誘電体層17を形成する誘電体層材料を所定量充填する。次に、ステップ6ではステップ4でパターニングされた隔壁11とステップ5でプライミング放電セル16に充填された誘電体層17とを同時に焼成固化させ、隔壁11と誘電体層17とを形成する。さらに、ステップ7では、プライミング放電セル16の誘電体層17にプライミング電極材料となる導電性材料を充填する。次に、ステップ8で主放電セル12内に、R、G、Bの蛍光体層14を塗布充填し、その後、これら蛍光体とステップ7でプライミング放電セル16内に充填したプライミング電極材料とを同時焼成し固化させる。以上のプロセスによって背面基板2が完成する。

なお、隔壁11と誘電体層17、あるいはプライミング電極15と蛍光体層14を同時焼成としているがこれらは別々でも構わない。また、蛍光体層14は主放電セル12に塗布しているが、プライミング放電セル16や、隙間部13に塗布されても構わない。

次に、プライミング放電セル16内に誘電体層17とプライミング電極15を形成する方法について図8を用いて説明する。

図8に示す充填塗布装置は誘電体充填用とプライミング電極充填用とは基本構成要素が同一であり、それぞれの材料に応じた仕様としており、本説明ではプライミング放電セル16に誘電体材料を充填して誘電体層

17を形成する方法について述べる。充填装置本体30は、サーバ31、加圧ポンプ32、ヘッダ33などを備え、誘電体材料ペーストを蓄えるサーバ31から供給される誘電体ペースト36は、加圧ポンプ32によりヘッダ33に加圧されて供給される。

- 5 ヘッダ33にはペースト室34およびノズル35が設けられており、加圧されてペースト室34に供給された誘電体ペースト36は、ノズル35から連続的に吐出されるように構成されている。このノズル35の口径は、ノズルの目詰まり防止のため30 μ m以上とし、かつ塗布の際の隔壁からのはみ出し防止のため隔壁11間の間隔W（約120 μ m～
10 200 μ m）以下にすることが望ましく、通常30 μ m～130 μ mに設定している。

- ヘッダ33は、図示しないヘッダ走査機構によって直線的に駆動されるように構成されており、ヘッダ33を走査させるとともにノズル35から誘電体ペースト36を連続的に吐出することにより、データ電極1
15 0が形成され、隔壁11の横壁部11bによって形成されたプライミング放電セル16が形成された背面基板2上の横壁部11b間の溝に、データ電極10と直交する長手方向に誘電体ペースト36が均一に充填される。ここで、使用される誘電体ペースト36の粘度は25℃において、
 1500センチポアズ（CP）～30000センチポアズ（CP）の範
20 囲に保たれている。

- なお、サーバ31には図示しない攪拌装置が備えられており、その攪拌により誘電体ペースト36中の粒子の沈殿が防止される。またヘッダ33は、ペースト室34やノズル35の部分も含めて一体成形されたものであり、金属材料を機器加工ならびに放電加工することによって作成
25 されたものである。

このように、プライミング放電セル 1 6 を形成する空間に、ノズル 3 5 から連続的に誘電体ペースト 3 6 を吐出させながら充填することにより、スクリーン印刷法などの他の製造プロセスを用いた場合に比べて、低コストで歩留まり良くプライミング放電セル 1 6 に誘電体層 1 7 を形成することができる。また、誘電体層 1 7 の厚みはペーストの粘度やノズル 3 5 の走査速度によって自由に変えることが可能であり、PDP の仕様変更に対応することができる。なお、本説明ではノズル 3 5 が 1 本で説明しているが、実際の PDP 製造工程においてはマルチノズルを用いて、タクト短縮を図ることができる。

10 また、上記説明ではプライミング放電セル 1 6 に誘電体層 1 7 を充填する方法について述べたが、このようにして形成した誘電体層 1 7 の上に、同様の装置でプライミング電極 1 5 の材料となるペーストを塗布し、プライミング電極 1 5 を形成できることも当然であり、上述と同様の効果がある。

15 図 9 は、上述の方法により形成したプライミング放電セル 1 6 を拡大して示した断面図である。図 9 に示すように、プライミング放電セル 1 6 内に形成される誘電体層 1 7 とプライミング電極 1 5 は、ペースト材料を充填することから横壁部 1 1 b の壁面でメニスカスを有する形状となる。また、プライミング電極 1 5 は誘電体層 1 7 の上面すべてを覆った形状で形成されるが、この形状に関してはノズル 3 5 の口径やペーストの粘度を調整することによって可変とすることが可能である。

20

産業上の利用可能性

本発明のプラズマディスプレイパネルは、アドレス時の放電遅れが小さくアドレス特性が良好な高精細化に対応したプラズマディスプレイパネ

25

ルを実現することができる。そのため、壁掛けテレビや大型モニター等として有用である。

請 求 の 範 囲

1. 第1の基板上に互いに平行となるように配置した第1電極および第2電極と、

5 前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記第1電極および第2電極と直交する方向に配置した第3電極と、

前記第2の基板上に前記第1電極および前記第2電極と平行に配置した第4電極と、

10 前記第2の基板上に隔壁により区画し形成された第1放電空間と第2放電空間とを有し、

前記第1放電空間に前記第1電極、前記第2電極および前記第3電極とで放電を行う主放電セルを形成するとともに、前記第2放電空間に前記第1電極および前記第2電極の少なくとも一方と前記第4電極とで放電を行うプライミング放電セルを形成し、

15 前記第2放電空間において、前記第4電極は誘電体層上に形成されるとともに前記第3電極よりも前記第1電極および前記第2電極に近づいて配置されていることを特徴とするプラズマディスプレイパネル。

2. 第3電極が誘電体層に覆われていることを特徴とする請求項1に記載のプラズマディスプレイパネル。

3. 隔壁は、第1電極および第2電極と直交する方向に延びる縦壁部と、前記第1電極および前記第2電極と平行して連続的な隙間部を形成する横壁部とで構成し、前記隙間部によって第2放電空間が形成される

ことを特徴とする請求項 1 または請求項 2 に記載のプラズマディスプレイパネル。

4. 第 1 の基板上に互いに平行となるように配置した第 1 電極および
5 第 2 電極と、前記第 1 の基板に放電空間を挟んで対向配置される第 2 の
基板上に前記第 1 電極および前記第 2 電極と直交する方向に配置した第
3 電極と、前記第 2 の基板上に前記第 1 電極および前記第 2 電極と平行
に配置した第 4 電極と、前記第 2 の基板上に隔壁により区画し形成され
た第 1 放電空間と第 2 放電空間とを有し、前記第 1 放電空間に前記第 1
10 電極、前記第 2 電極および前記第 3 電極とで放電を行う主放電セルを形
成するとともに、前記第 2 放電空間に前記第 1 電極および前記第 2 電極
の少なくとも一方と前記第 4 電極とで放電を行うプライミング放電セル
を形成するプラズマディスプレイパネルの製造方法であって、前記第 2
放電空間を形成する工程が、少なくとも前記第 3 電極と直交する長手方
15 向に連続的に誘電体層を形成する工程と、

前記誘電体層上に連続的に前記第 4 電極を形成する工程とを含むこと
を特徴とするプラズマディスプレイパネルの製造方法。

5. 誘電体層を形成する工程は少なくともノズルから誘電体ペースト
20 を吐出させながら第 2 放電空間に充填する工程を含むことを特徴とする
請求項 4 に記載のプラズマディスプレイパネルの製造方法。

6. 第 4 電極を形成する工程は少なくともノズルから電極材料ペース
トを吐出させながら第 2 放電空間に充填する工程を含むことを特徴とす
25 る請求項 4 に記載のプラズマディスプレイパネルの製造方法。

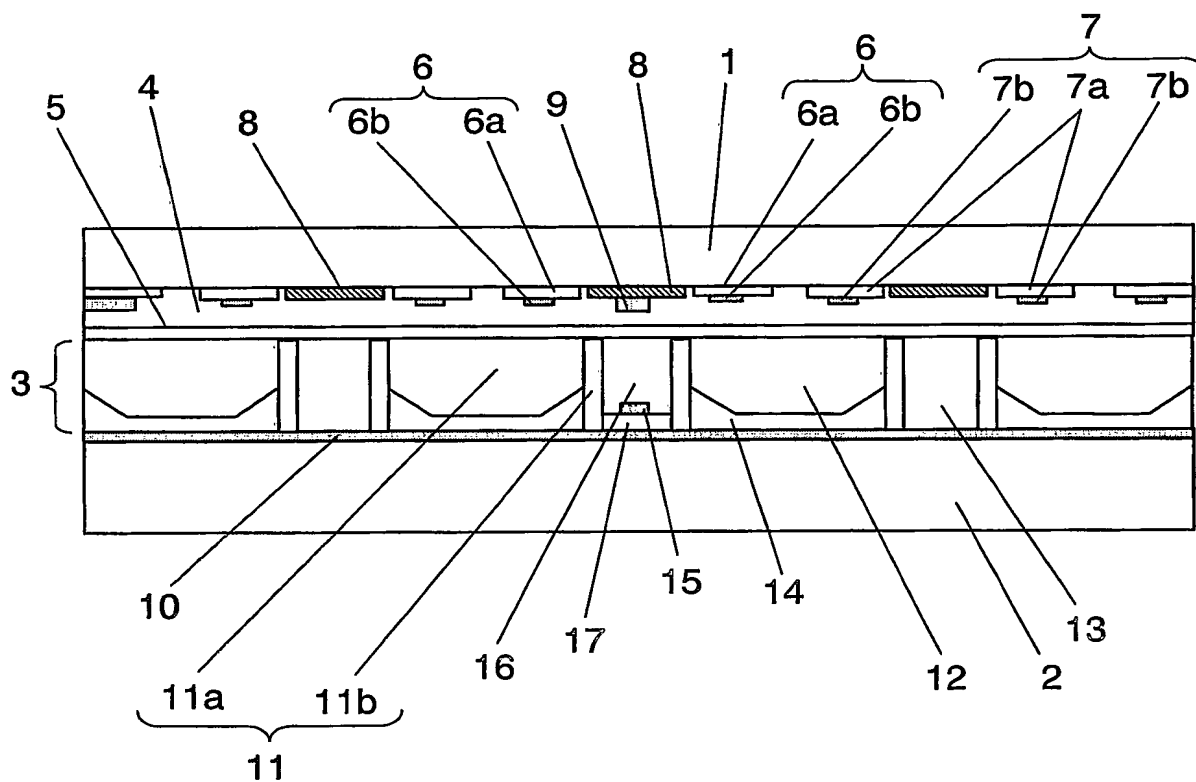
7. 第2の基板上に隔壁をパターンニングして形成した後、連続的に誘電体層を充填する工程を含むことを特徴とする請求項5に記載のプラズマディスプレイパネルの製造方法。

5

8. 隔壁と誘電体層とを同時に焼成固化することを特徴とする請求項7に記載のプラズマディスプレイパネルの製造方法。

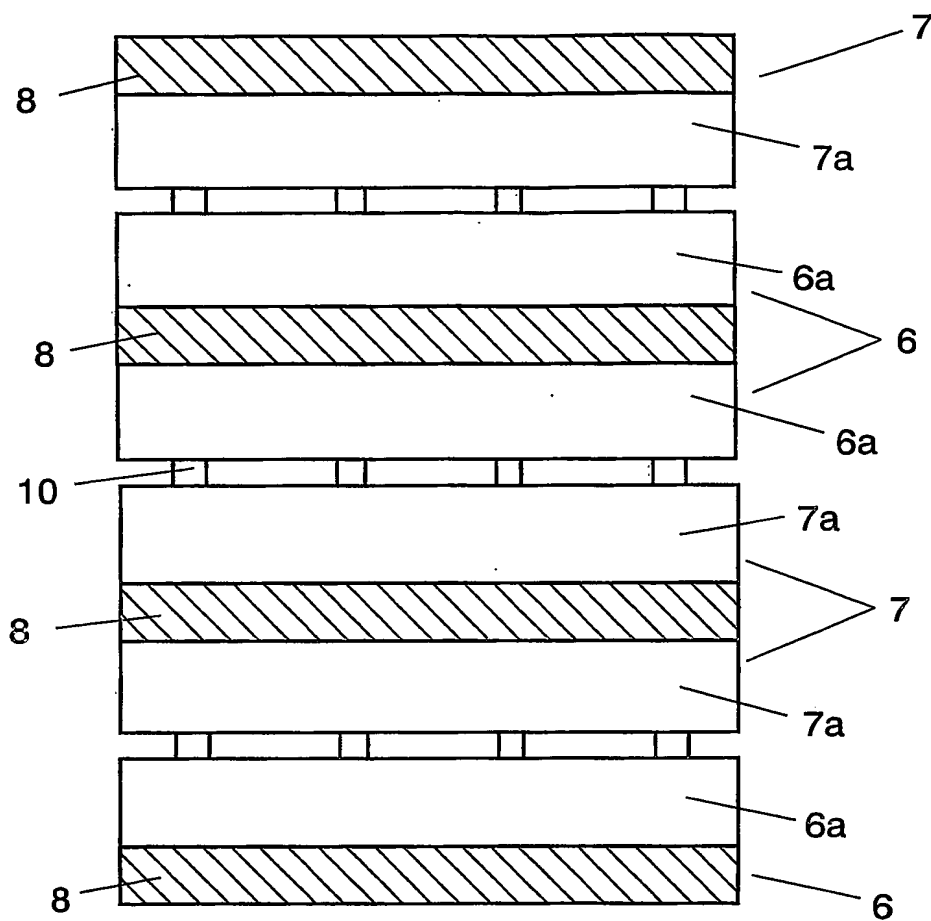
1/10

FIG. 1



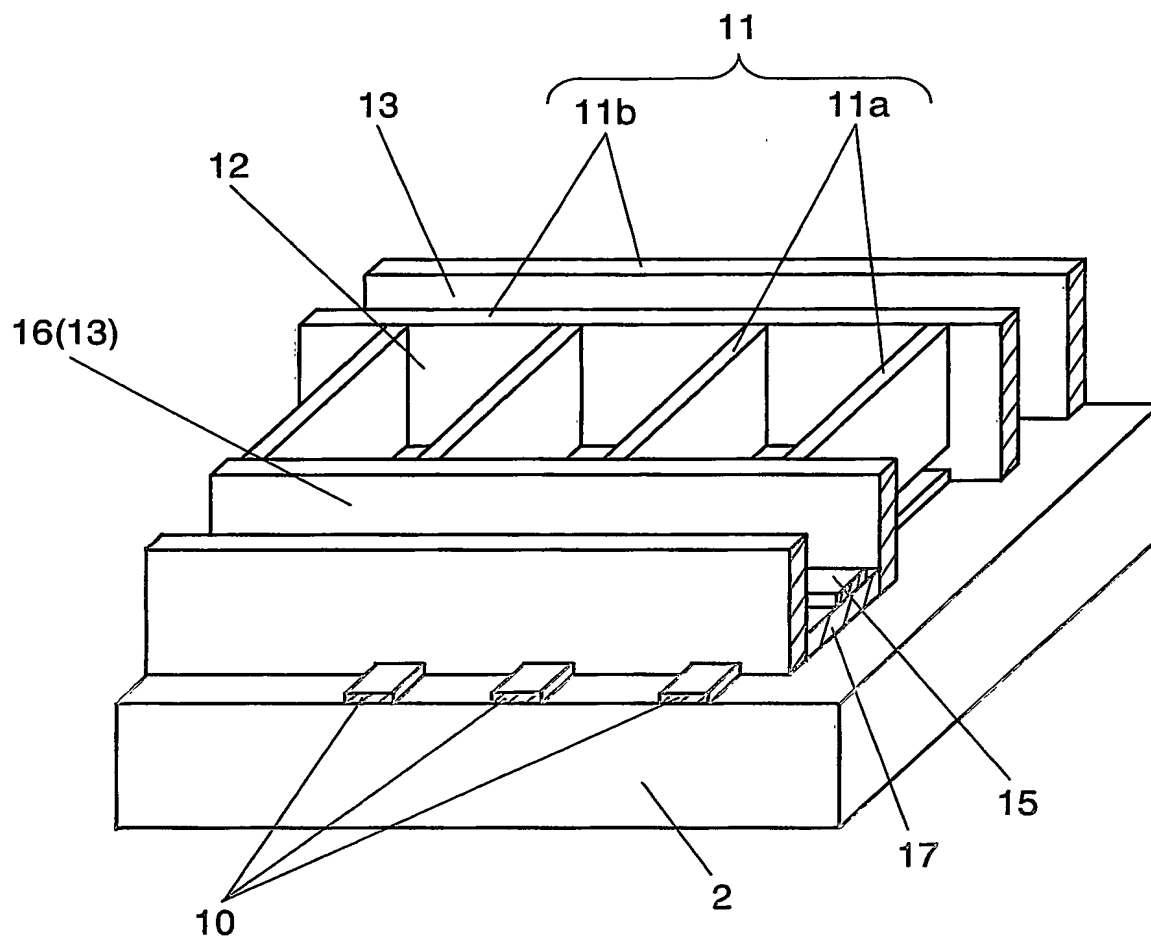
2/10

FIG. 2



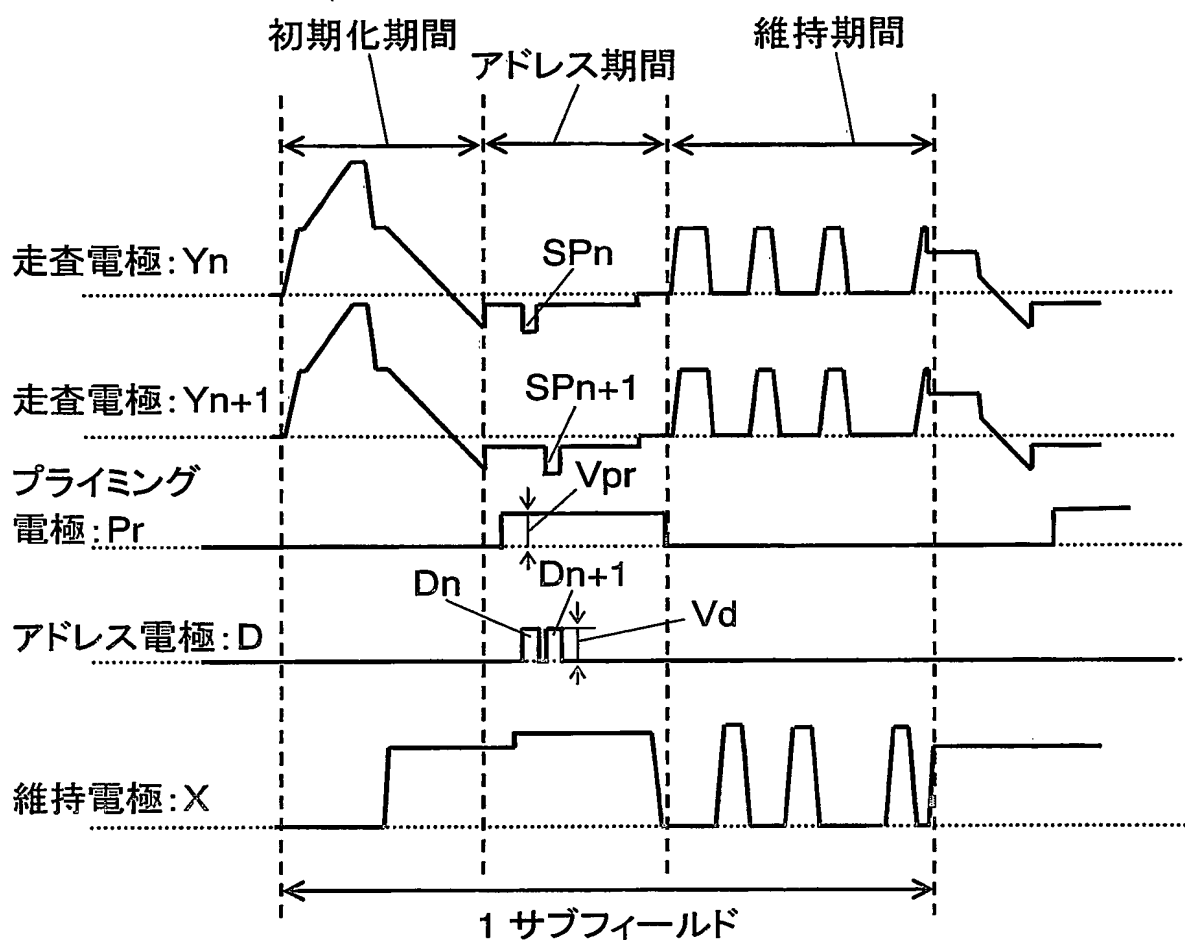
3/10

FIG. 3



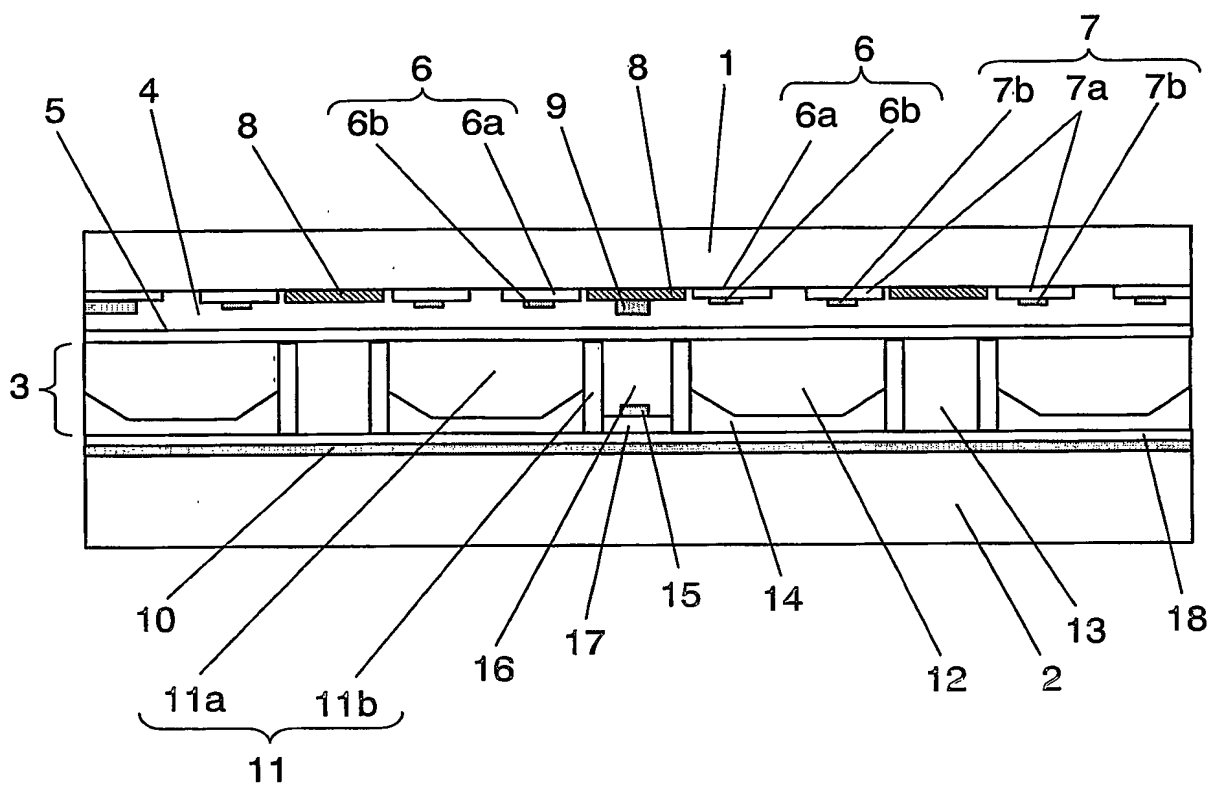
4/10

FIG. 4



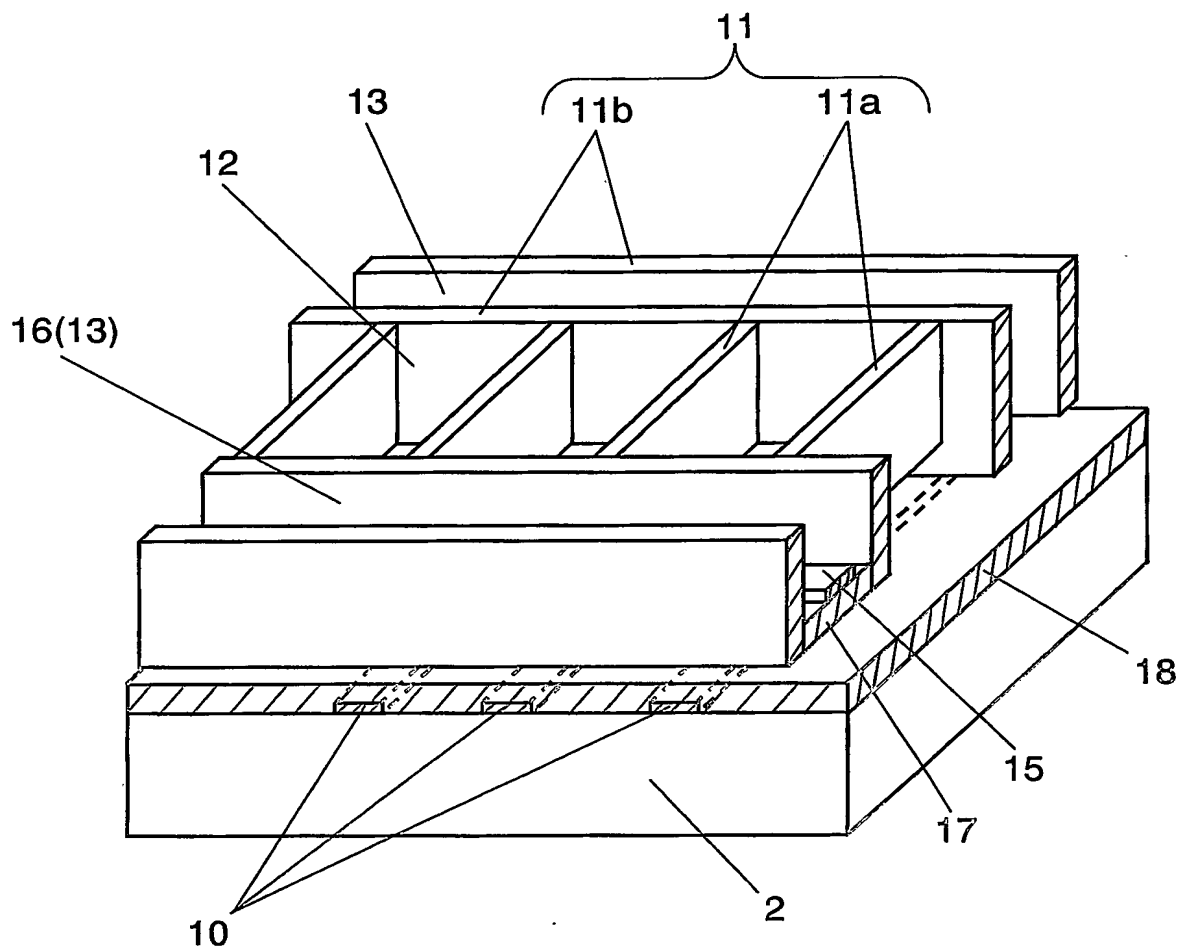
5/10

FIG. 5



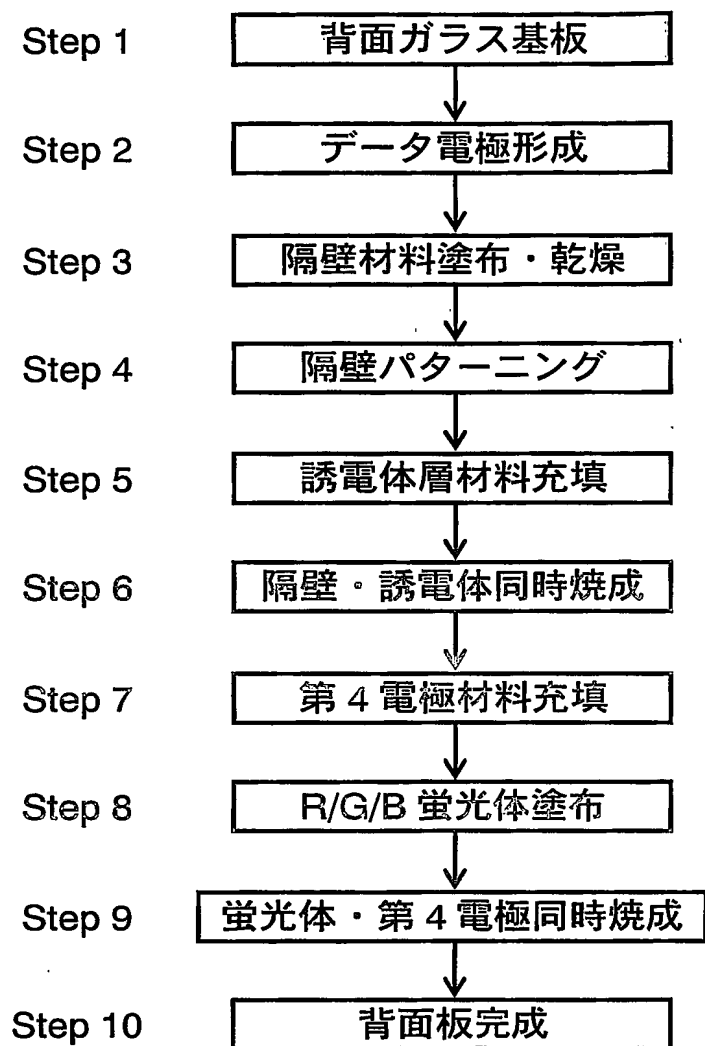
6/10

FIG. 6



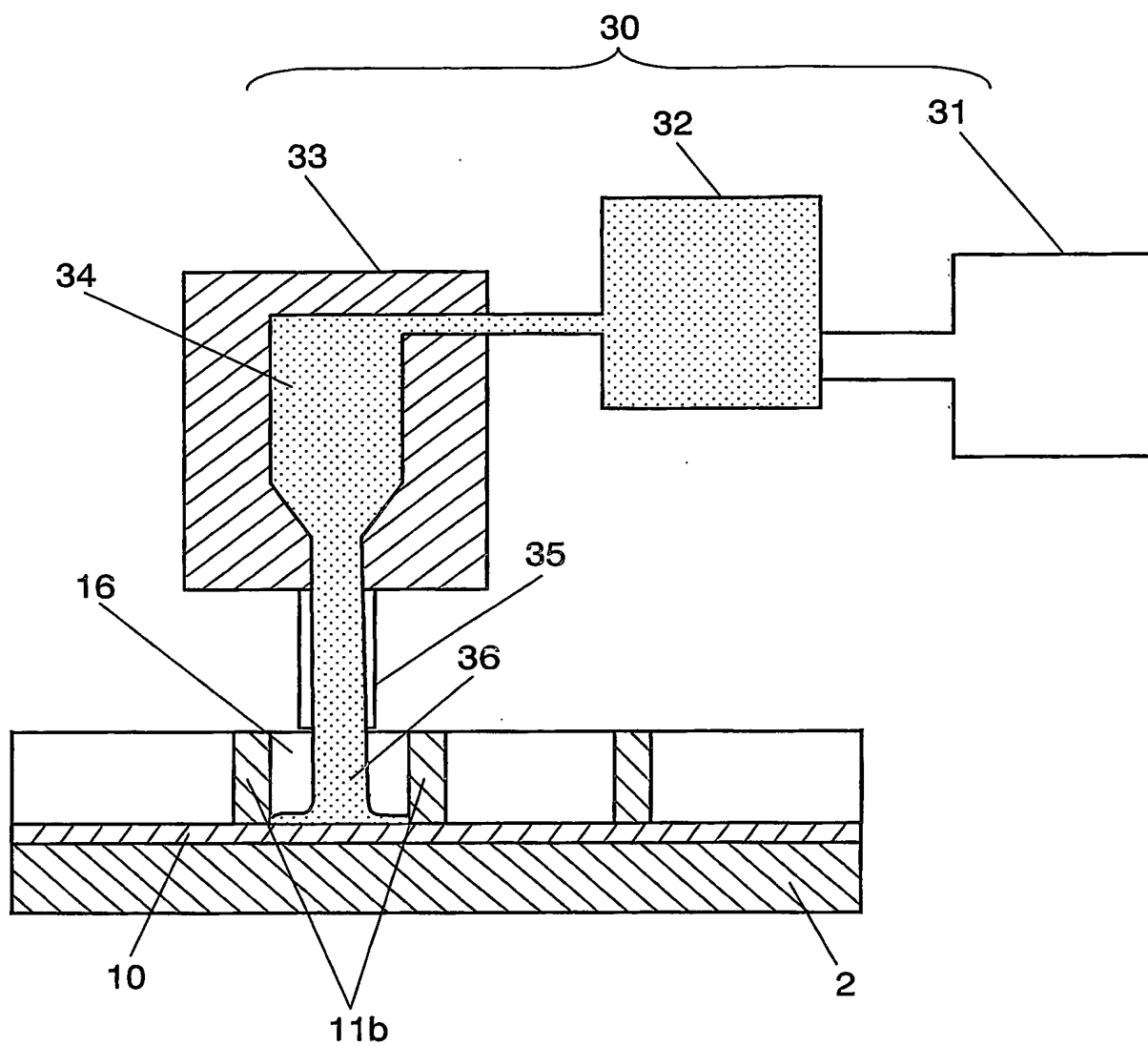
7/10

FIG. 7



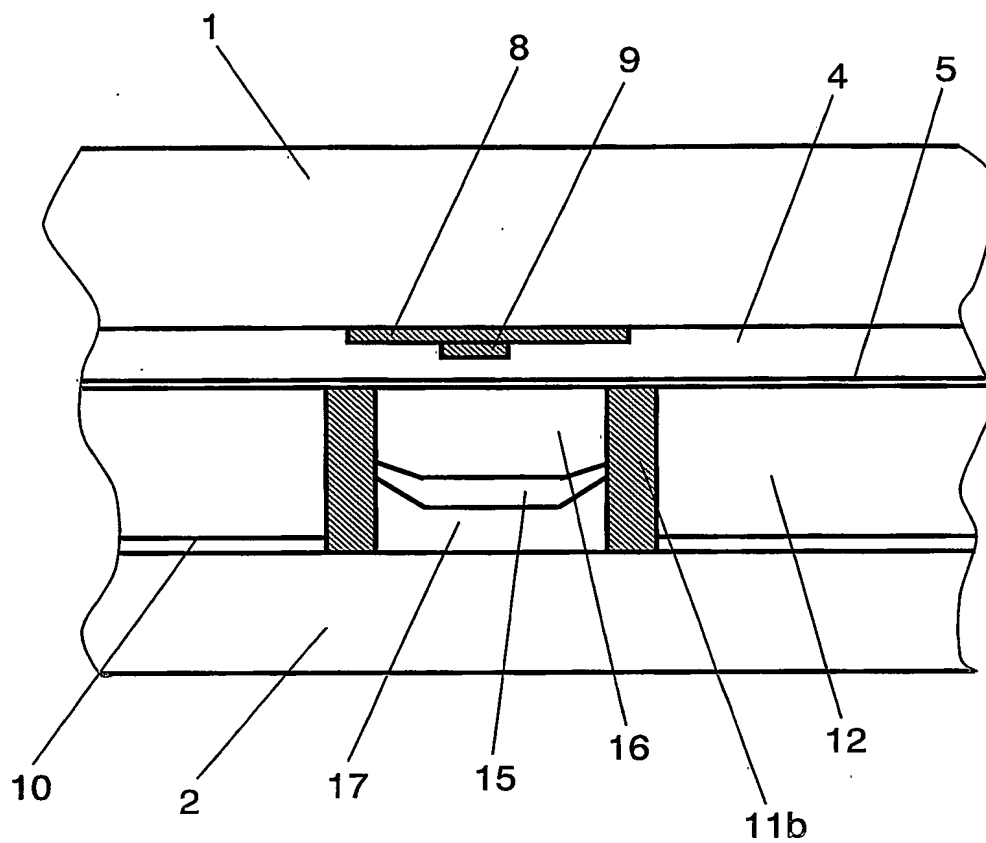
8/10

FIG. 8



9/10

FIG. 9



10/10

図面の参照符号の一覧表

- 1 前面基板
- 2 背面基板
- 3 放電空間
- 4 前面板誘電体層
- 5 保護膜
- 6 走査電極
- 6 a, 7 a 透明電極
- 6 b, 7 b 金属母線
- 7 維持電極
- 8 光吸収層
- 9 補助電極
- 10 データ電極
- 11 隔壁
- 11 a 縦壁部
- 11 b 横壁部
- 12 主放電セル
- 13 隙間部
- 14 蛍光体層
- 15 プライミング電極
- 16 プライミング放電セル
- 17 誘電体層
- 18 下地誘電体層
- 30 充填装置本体
- 31 サーバ
- 32 加圧ポンプ
- 33 ヘッダ
- 34 ペースト室
- 35 ノズル
- 36 誘電体ペースト

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/004141

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01J11/00, H01J9/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01J11/00-11/04, H01J17/00-17/49, H01J9/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-297211 A (NEC Corp.), 29 October, 1999 (29.10.99), Full text; all drawings & KR 99/083169 A & US 2001/20924 A1	1-8
A	JP 8-335440 A (Matsushita Electronics Corp.), 17 December, 1996 (17.12.96), Full text; all drawings & US 5754004 A	1
A	JP 8-162019 A (Toray Industries, Inc.), 21 June, 1996 (21.06.96), Full text; all drawings (Family: none)	5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 May, 2004 (11.05.04)

Date of mailing of the international search report
25 May, 2004 (25.05.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/004141

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-268716 A (NEC Corp.), 29 September, 2000 (29.09.00), Par. No. [0035]; Fig. 7 (Family: none)	6
A	JP 10-283941 A (Toray Industries, Inc.), 23 October, 1998 (23.10.98), Par. No. [0030] (Family: none)	8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl¹ H01J11/00, H01J9/02

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl¹ H01J11/00-11/04, H01J17/00-17/49, H01J9/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国実用新案登録公報	1996-2004年
日本国登録実用新案公報	1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 11-297211 A (日本電気株式会社) 1999. 10. 29 全文, 全図 & KR 99/083169 A & US 2001/20924 A1	1-8
A	J P 8-335440 A (松下電子工業株式会社) 1996. 12. 17 全文, 全図 & US 5754004 A	1

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

11. 05. 2004

国際調査報告の発送日

25. 5. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

山口 剛

2G

9806

電話番号 03-3581-1101 内線 3225

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-162019 A (東レ株式会社) 1996. 06. 21 全文, 全図 (ファミリーなし)	5
A	JP 2000-268716 A (日本電気株式会社) 2000. 09. 29 【0035】, 図7 (ファミリーなし)	6
A	JP 10-283941 A (東レ株式会社) 1998. 10. 23 【0030】 (ファミリーなし)	8